

Universeller E-A-Bus für P 8000

Dr.-Ing. RALF RIEKEN und AXEL DITTRICH

Mitteilung aus der Sektion Informationstechnik der TU Karl-Marx-Stadt

Aufgabenstellung

Zur Realisierung von Forschungsarbeiten auf dem Gebiet der digitalen Bildverarbeitung war die Schaffung eines leistungsfähigen Bildverarbeitungs-Entwicklungssystems erforderlich. Als rechen-technische Basis wurde das System P 8000 gewählt, das durch das Unix-kompatible Betriebssystem Wega und die verfügbaren Hardwareressourcen (mehrere Terminals, Festplatte) günstige Voraussetzungen für die effektive Softwareentwicklung bietet [1]. Notwendige Hardwareerweiterungen beinhalten die Kopplung des P 8000 mit einer Reihe von Peripherierechnern zur Ansteuerung verschiedener Geräte (Rasterbildeinheiten, Videorecorder, Grafikdrucker, weitere autonome Bildverarbeitungssysteme, s. Bild 1). Das P-8000-System hat dabei als Master folgende Funktionen:

- Unterstützung der Programmentwicklung mit den Wega-typischen Werkzeugen
- Steuerung peripherer Geräte
- Bereitstellung von Back-up-Medien für weitere autonome Bildverarbeitungssysteme.

Für alle Aufgaben der Bildverarbeitung sind umfangreiche Datenmengen typisch. So belegt ein Grauwertbild der relativ niedrigen Auflösung von 256 · 256 Punkten mit 8 bit Amplitudenquantisierung bereits 64 Kbyte im Speicher. Bei der Verarbeitung von Bildfolgen sind häufig mehrere Mbyte Daten zu speichern und zu verarbeiten.

Lösungsvarianten

Die sicherlich einfachste Lösung besteht in der Nutzung der seriellen Schnittstellen des P 8000. Da von den 8 Fernschreibkanälen einerseits die Mehrzahl schon belegt ist (Terminals, Drucker, Entwicklungshardware) und andererseits die Übertragungsgeschwindigkeit nicht den Erfordernissen der Bilddatenübertragung genügt, wurde diese Möglichkeit verworfen. Eine weitere Variante besteht in der Verwendung mehrerer paralleler Kanäle. Der P 8000 besitzt 5 Erweiterungssteckplätze, von denen gegenwärtig 4 durch Speicherbaugruppen belegt sind. Die Leiterkarten sind 140 mm × 150 mm groß. Auf einer Karte können zwei parallele Schnittstellen realisiert werden. Zur Gewinnung zusätzlicher Steckplätze sind die 256-Kbyte-Speicherbaugruppen durch eine 1-Mbyte-Baugruppe zu ersetzen.

Die dritte betrachtete Möglichkeit war die Realisierung eines parallelen E-A-Bussystems, das den Anschluß mehrerer Geräte an eine Schnittstelle gestattet. Derartige Systeme sind insbesondere aus der Meßtechnik bekannt (z. B. IMS-2-Bus [2]). Da ein sol-

ches Interface in hohem Maße flexibel ist und im Master nur eine Baugruppe erfordert, wurde diese Variante gewählt.

Struktur des E-A-Bussystems

Das Businterface besteht aus folgenden Signalen (s. Tafel):

- Datenleitungen D0 bis D7
- Zweidraht-Handshake /DAV, /DAC
- Busverwaltung /MMRQ, /MMAI, /MMAO
- zentrale Resetleitung /RESET.

Bild 2 zeigt ein derartiges Bussystem mit mehreren angeschlossenen Einheiten. Jedes System kann Sender und Empfänger sein. Das Prinzip der Busvergabe wurde in Anlehnung an das beim Z-Bus verwendete Konzept gewählt, da es mit geringem Hardwareaufwand realisierbar ist [3]. Die Leitung /MMRQ (Multi Micro Request) ist bidirektional, und die Leitungen /MMAI (Multi Micro Acknowledge in) und /MMAO (Multi Micro Acknowledge out) bilden eine Daisy-Chain-Schaltung. Im Ruhezustand (Bus nicht belegt) führt die Leitung /MMRQ H-Potential. /MMRQ ist mit dem Eingang /MMAI der höchstpriorisierten Baugruppe verbunden. Alle Einheiten schalten den an /MMAI liegenden Pegel an /MMAO durch, wenn sie nicht den Bus belegen oder belegen wollen. Ein den Bus anforderndes System testet zuerst die Leitung

Signale des E-A-Bussystems

Signal	Empfänger	Sender	Erläuterung
D0 bis D7	Eingang	Ausgang	Daten
/MMRQ	Eingang	Ausgang	Buszugriffssignal
/MMAI	Eingang	Eingang	Eingang der Prioritätskette
/MMAO	Ausgang	Ausgang	Ausgang der Prioritätskette
/DAV	Eingang	Ausgang	Handshakesignal
/DAC	Ausgang	Eingang	Handshakesignal
/RESET	Ausgang	Ausgang	Resetausgang des P-8000
/RESET	Eingang	Eingang	Reseteingang der Slavereinheit

In diesem Beitrag wird ein universelles, paralleles E-A-Bussystem zum Austausch großer Datenmengen zwischen unterschiedlichen Verarbeitungssystemen vorgestellt. Es wurde speziell für den Personalcomputer P 8000 entwickelt.

/MMRQ. Ist /MMRQ = H, wird die Leitung auf L-Potential gelegt und so die Busanforderung signalisiert. Parallel dazu wird /MMAO auf H-Potential gehalten. Der Bus gilt als zugewiesen, wenn kein höherpriorisiertes System gleichzeitig eine Busanforderung generiert hat und so das L-Potential über die Daisy-Chain bis zum Eingang /MMAI des anfordernden Gerätes gelangt. Ist dies nicht der Fall, wird die Anforderung zurückgenommen. Bei erfolgreicher Busanforderung kann sofort mit der gewünschten Datenübertragung begonnen werden. Dabei wird stets nur ein Block mit folgendem Aufbau übertragen:

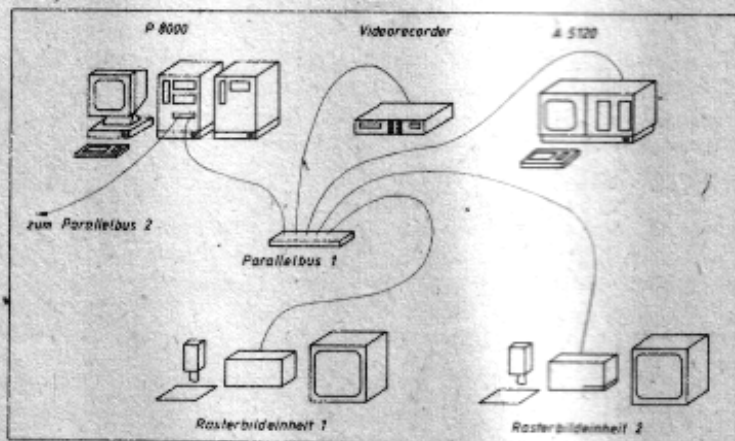
Moduladresse	(8 bit)
Blocklänge	(16 bit)
Nutzerdaten	(bis 64 Kbyte)
Prüfsumme	(16 bit).

Der Beginn der Blockübertragung wird durch den Busanforderungszyklus signalisiert. Für alle angeschlossenen Einheiten ist der Grundzustand der Empfängermodus. Die H-L-Flanke des Signals /MMRQ des Senders löst in den Empfängern eine Unterbrechung aus. Jedes vom Sender auf den Bus ausgegebene Datenbyte wird mit dem Signal /DAV = L (Data Valid) als gültig deklariert, bis durch /DAC = L (Data Accepted) der Empfänger die Übernahme anzeigt (Zweidraht-Handshake). Mit dem ersten Byte des Blocks (Moduladresse) wird der Empfänger ausgewählt. Alle anderen Stationen beenden beim Erkennen einer ungültigen Modulnummer sofort ihre Unterbrechungsroute ohne Beeinflussung des Busses. Nach erfolgreicher Blockübertragung gibt der Sender den Bus wieder frei. Alle Aktionen werden auf eventuelle Zeitüberschreitungen überwacht und bei Fehlerzuständen abgebrochen.

Realisierte Baugruppen

Neben einer Steckeinheit für den P 8000 wurden Interfacebaugruppen für das System

Bild 1: Konfiguration des Bildverarbeitungssystems



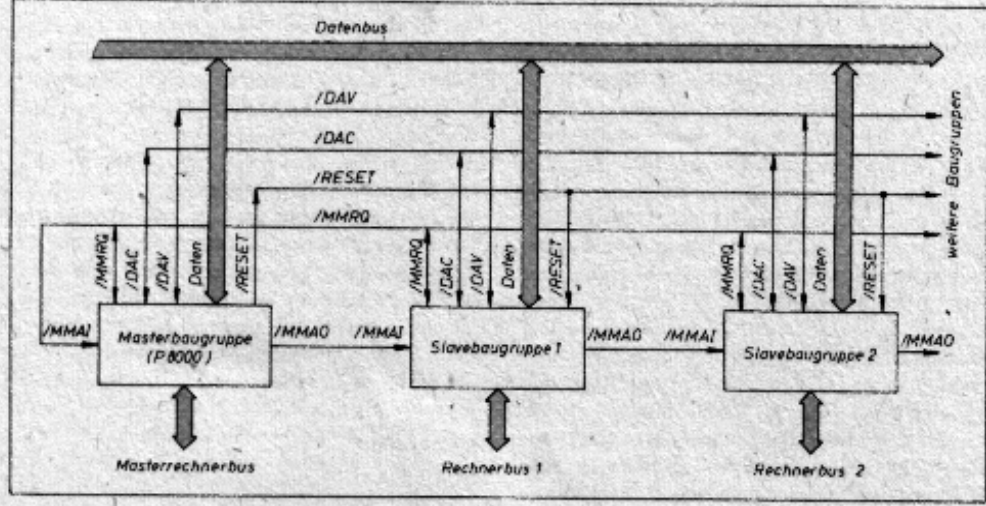


Bild 2: Struktur des E-A-Bussystems

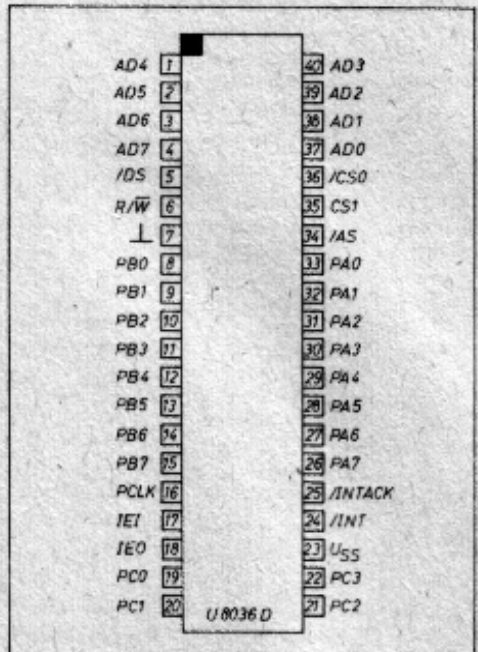


Bild 3: Pinbelegung der IS U 8036 D (CIO)

USS 8000 [4] sowie für Rechner mit der CPU U 880 realisiert. Nachfolgend wird auf die P-8000-Steckeinheit eingegangen. Als Peripheriebaustein wurde die Zähler-, Zeitgeber- und E-A-IS U 8036 (CIO) gewählt (Bild 3 und 4), die direkt an den Multiplexbus des U 8000 anschließbar ist. Für andere Prozessoren (U 880, 8086, 80286 u. a.) kann die CIO U 80536 ohne Multiplexbus verwendet werden. Einige Eigenschaften dieser leistungsfähigen CIOs sind

- zwei unabhängige 8 bit breite, doppelt gepufferte, bidirektionale E-A-Ports und ein spezieller 4-bit-E-A-Port
- Auswahl von Polarität, Richtung und Flanke
- programmierbare Open-Drain-Ausgänge
- vier Handshake-Betriebsarten (einschließlich Dreidraht-Handshake entsprechend IEEE-488)
- REQUEST-/WAIT-Signal für Datenübertragungen mit hoher Geschwindigkeit
- flexible Mustererkennungslogik, programmierbar als Interruptcontroller mit 16 Vektoren
- drei unabhängige 16-bit-Zähler und -Zeitgeber mit je 4 externen Ein- bzw. Ausgängen (Zählereingang, -ausgang, Tor und Triggereingang), retriggerbar und nicht retriggerbar programmierbar

- alle Register sind schreib- und lesbar sowie direkt adressierbar (nur U 8036).

Die Nutzung der PIO U 855 ist möglich und wurde ebenfalls realisiert. Bild 5 zeigt das Blockschaltbild der P-8000-Steckeinheit. Die Baugruppe enthält zwei Parallelschnittstellen und ermöglicht so den Zugang zu zwei unabhängigen Bussystemen. Der Hardwareaufwand ist gering. Das Interface zum P-8000-Bus beinhaltet einen Bustreiber mit Richtungssteuerung, einen E-A-Dekoder und einen Statusdekoder. Der Takt ist am P-8000-Erweiterungssteckplatz negiert. Das Interface zum Parallelbus besteht aus einem Datentreiber (DS 8286) und

mehreren Logikgattern zur Realisierung der Bussteuerschaltung.

Struktur der Software

Das Systemkonzept geht davon aus, daß die Steuerung der peripheren Einheiten stets im Dialogbetrieb erfolgt. Das P-8000-System fungiert somit als Master und startet alle Aktionen einschließlich der Kommunikation zwischen zwei Slavesystemen. Zu diesem Zweck wurde unter Wega als Steuerprogramm ein entsprechendes Dialogsystem implementiert, das über spezielle Treiber auf die Parallelschnittstellen zugreift. Die untere Treiberschicht ist für alle Stationen gleich bzw. sehr ähnlich. Dieser Modul ist in Assemblersprache programmiert und beinhaltet folgende Funktionen:

- Initialisierung einer Parallelschnittstelle
- Senden eines Blocks
- Empfangen eines Blocks
- Rücksetzen der Slaves (nur beim Master).

Die Parameterübergabe erfolgt entsprechend der in Wega definierten Übergabekonventionen, so daß die direkte Einbindung in höhere Sprachen (z. B. C) möglich ist. Für die Arbeit unter Wega wurde ein systemgerechter Gerätetreiber implementiert, der die Assemblerprozeduren zur Ansteuerung der Hardware nutzt und von Anwenderprogrammen aus über die bekannten Systemfunktionen bedienbar ist [7]: Open, Close, Read, Write, locl.

Im Interesse einer hohen Übertragungsgeschwindigkeit und zur direkten Hardwareansteuerung wurde der Treiber als „Raw De-

Bild 4: Interne Struktur der IS U 8036 D (CIO)

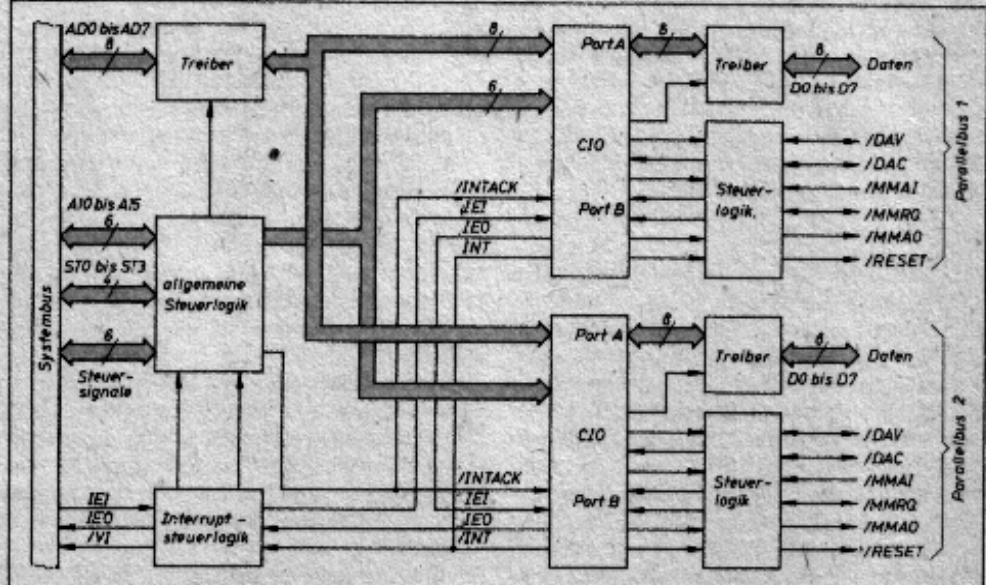
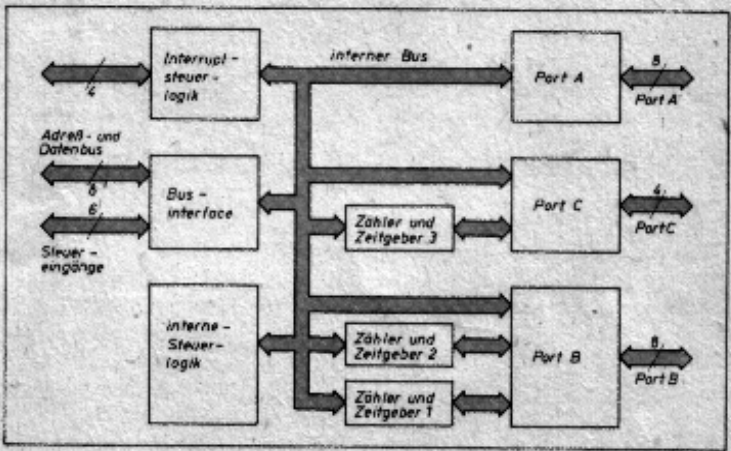


Bild 5: Prinzip der CIO-Baugruppe für P 8000

vice" implementiert. Hier werden die Daten ohne Zwischenpufferung direkt vom Treiber aus- bzw. eingegeben.

Der Master löst bei Sendebeginn über das Signal /MMRQ bei allen Empfängern den Start einer Interruptroutine aus. Der durch die am Blockanfang übertragene Moduladresse angesprochene Slave trägt den nun folgenden Block in einen Ringpuffer ein. Die Übertragung wird bei Erreichen des Blockendes bzw. bei einem Fehler abgebrochen. Im Slave ist ein Steuerprogramm implementiert, das empfangene Blöcke aus dem Ringpuffer entnimmt. Jeder Block enthält einen Kopf, der den Block und auszuführende Kommandos beschreibt. Das Steuerprogramm interpretiert diesen Kopf und führt entsprechende Kommandos aus.

Entwicklungsumgebung

Der P 8000 bietet durch das leistungsfähige Betriebssystem hervorragende Möglichkeiten zur Softwareentwicklung. Probleme gibt es allerdings bei der Inbetriebnahme von Baugruppen für den P 8000. Einerseits gestattet die konstruktive Gestaltung des Systems einen nur relativ ungünstigen Zugang zur Hardware und andererseits ist beispielsweise der interne EPROM-Debugger nur bedingt zur Testung von Interruptroutinen geeignet. Bei den Autoren liegen aber umfangreiche Kenntnisse zur Inbetriebnahme von Baugruppen für die Systeme USS 8000 und K 1520 vor [5].

Bisher wurde bei der Arbeit ein Zielsystem mit einem implementierten EPROM-Debugger vom 8-bit-Entwicklungssystem (A 5120

unter UDOS) über eine serielle Schnittstelle (V.24) bedient. Da der P 8000 nun aber weit bessere Voraussetzungen als ein Bürocomputer aufweist, wurde er als Hostsystem eingesetzt. Dazu wurde in der Programmiersprache C ein Dialogprogramm entwickelt, das über eine Fernschreiberschnittstelle eine beliebige Entwicklungshardware (U 880, U 8000, 8086 usw.) ansteuert und so die Bedienung des dort vorhandenen EPROM-Debuggers mit seinen Kommandos (Register, Break, Display, Move, Compare, Fill, Next, Port, Go u. a.) einschließlich Dateitransfer in beiden Richtungen realisiert [6]. Zusätzlich wird vom Dialogprogramm die Arbeit mit Symbolen anstelle hexadezimaler Adreßangaben unterstützt. Auf diese Weise können Programme für alle in der DDR verfügbaren Prozessoren entwickelt und getestet werden, da vom Hersteller des P 8000 Cross-Software angeboten wird (Einchip-Mikrorechner, U 880, U 8000, 8086 usw.).

Die Testung der P-8000-Baugruppe erfolgte in einem USS-8000-System. Zu diesem Zweck wurde eine Adapterkarte aufgebaut, die aus dem GSS-Bus die Signale entsprechend der Busdefinition des P 8000 bildet. Hier wurden nach der Inbetriebnahme der Hardware auch die Assemblerprozeduren für den Treiber getestet, so daß vor der Implementierung des Wega-typischen Treiberinterfaces die untere Treiberschicht und die Hardware funktions-tüchtig waren.

Zusammenfassung

Das entwickelte und realisierte Parallelbus-konzept erlaubt die Ankopplung vieler peripherer Geräte an ein Entwicklungssystem,

das so beispielsweise für die digitale Bildverarbeitung verwendet werden kann. Die im Rahmen dieser Arbeiten entstandenen Entwicklungswerkzeuge unterstützen eine effektive Nutzung der Ressourcen des P 8000 für die Hard- und Softwareentwicklung mit unterschiedlicher Zielhardware.

Mit der realisierten Hard- und Software konnten im Austausch großer Blöcke Nettoübertragungsraten von 100 kbit/s erzielt werden. Dies gestattet die Übertragung eines 256 · 256 Pixel großen Bildes mit einer Amplitudenauflösung von 8 bit (eine Datenmenge von 64 Kbyte) in weniger als 6 s.

Literatur

- [1] Claßen, L.: P 8000 – ein universelles 16-bit-Mikrorechnerentwicklungssystem. Mikroprozessortechnik, Berlin 1 (1987) 3, S. 68–71, 76
- [2] Meiling, W.: Digitalrechner in der elektronischen Meßtechnik, Band 2. Berlin: Akademie-Verlag 1978
- [3] Fawcett, B. K.: Z 8000 Microprocessor – a design hand book. Englewood Cliffs: Prentice Hall 1982
- [4] Rehm, W.: Universelles 16-bit-System USS 8000. radio fernsehen elektronik, Berlin 34 (1985) 5, S. 282–285
- [5] Rieken, R.; Kirchoff, M.: Testhilfen für 16-bit-Mikrorechner. radio fernsehen elektronik, Berlin 34 (1985) 4, S. 221–224
- [6] Rieken, R.: Dialogprogramm d8. Dokumentation. TU Karl-Marx-Stadt, Sektion Informationstechnik 1988
- [7] Claßen, L.; Oefler, U.: UNIX und C – Ein Anwenderhandbuch. Berlin: VEB Verlag Technik 1987
- [8] Clauß, M.; Fischer, G.: Programmieren in C. Berlin: VEB Verlag Technik 1988
- [9] Brennenstuhl, H.: Programmierung des 16-bit-Mikroprozessorsystems U 8000. Berlin: VEB Verlag Technik 1987